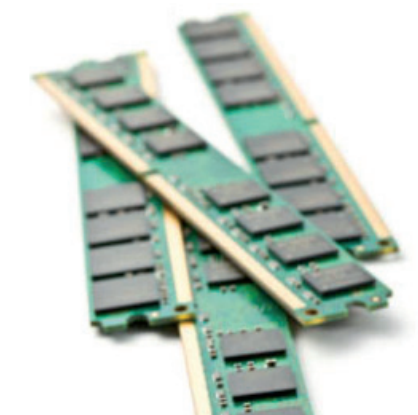


Un nuevo proyecto financiado con fondos europeos trata de lograr los primeros chips de silicio para RAM óptica de 100 Gbps

Fuente: Cordis



Acaba de iniciar su andadura un proyecto europeo que tratará de crear un chip de RAM (memoria de acceso aleatorio) óptica capaz de funcionar a 100 gigabits por segundo (Gbps), el primero en su clase.

En este proyecto, titulado RAMPLAS («RAM óptica de 100 Gbps en un chip: RAM óptica integrada y basada en silicio para aplicaciones de alta velocidad en computación y comunicaciones»), participan seis socios. El proyecto ha recibido cerca de 2 millones de euros mediante el tema «Tecnologías de la información y la comunicación» (TIC) perteneciente al Séptimo Programa Marco (7PM) de la Unión Europea.

Los socios del proyecto, procedentes de Alemania, Grecia, Países Bajos y Finlandia, reevaluarán los principios fundamentales del almacenado de datos informáticos en RAM. También sentarán las bases para una nueva tecnología RAM óptica y para arquitecturas de computación ultrarrápidas basadas en dicha tecnología.

La diferencia entre la velocidad del procesador y la memoria no ha dejado de aumentar desde hace más de dos décadas. A este fenómeno se hace referencia con la expresión «muro de memoria». La RAM electrónica es en la actualidad demasiado lenta en comparación con las velocidades que alcanzan los procesadores, y esto genera un freno en el rendimiento del sistema.

El consorcio del proyecto RAMPLAS desarrollará los primeros chips para RAM óptica de 100 Gbps que aprovechen las tecnologías de integración fotónica de la plataforma de silicio sobre aislante (SOI). Las tecnologías de SOI cuentan con un sustrato aislante entre dos capas de silicio en lugar de los sustratos de silicio tradicionales utilizados en la fabricación de semiconductores, sobre todo en sistemas de microelectrónica. Esta configuración reduce la capacitancia parásita del dispositivo y mejora su rendimiento.

El equipo de RAMPLAS espera aumentar las velocidades de acceso a la RAM en dos órdenes de magnitud y reducir el consumo energético en un 50 % en comparación con los módulos de RAM electrónicos de nueva generación. El proyecto tratará también durante sus tres años de duración de impulsar un nuevo marco en el que tengan cabida las disciplinas necesarias para una aplicación efectiva de esta tecnología en los ámbitos de la informática, las comunicaciones, y los ensayos y la metrología.

RAMPLAS ha adoptado un método interdisciplinario y realiza innovaciones que abarcan los campos de la ciencia informática, el diseño óptico, la integración fotónica y la física de semiconductores. Su objetivo es proporcionar la base teórica de la

RAM óptica y ofrecer nuevos diseños de circuitos para esta tecnología. Un método por componentes permitirá unir diseño de circuitos y parámetros de capa física, mientras que las técnicas de heterointegración aumentarán la densidad de la integración en tecnologías SOI ya establecidas. Los chips para RAM multibit de hasta 64 bits de capacidad allanarán el camino para la introducción de la RAM óptica de integración densa y capacidades de kilobytes.

RAMPLAS tratará el marco al completo dedicado a la computación basada en RAM óptica. Se establecerán relaciones fundamentales entre redes con contenido distribuido y arquitecturas de multiprocesamiento a nivel de chip (CMP) para poder aplicar los conceptos que desarrolle el equipo.

Se investigarán nuevos algoritmos para labores de asignación de caché tridimensional que aprovechen la dimensión de la longitud de onda en lo referente a la asignación de memoria aplicada a la asignación de caché asociativa por conjuntos y reconfigurable para lograr la máxima tasa de aciertos posible. Los resultados de RAMPLAS se evaluarán mediante un plan de validación sólido de prueba de concepto basado tanto en simulaciones como en experimentos.

La dirección del proyecto estará a cargo del CERTH (*Centro de Investigación y Tecnología Hellas*, Grecia). El resto del consorcio lo componen la *Universidad Técnica de Berlín* (TU, Alemania), el *Centro de Investigación Técnica de Finlandia* (VTT), *PhoeniX Software* (Países Bajos), el *Instituto de Sistemas de Comunicación e Informáticos* (ICCS, Grecia) y la *Universidad Tecnológica de Tampere* (Finlandia). ■